

Metallizzazioni su Silicio:

dalla Tecnologia Tradizionale dell'Alluminio alle Nuove Interconnessioni in Rame

1 - Introduzione.

La tecnologia dei circuiti integrati (IC) ha utilizzato da sempre l'alluminio come elemento depositato su silicio per realizzare le interconnessioni tra tutte le aree attive integrate.

Queste metallizzazioni vengono spesso disposte su più piani o livelli (layers) man mano che il numero dei dispositivi circuitali integrati su silicio aumenta. Ne è un esempio l'elevata estensione e complessità delle interconnessioni presenti in un microprocessore, cuore di qualsiasi moderno calcolatore.

Proprio l'evoluzione nel campo dei microprocessori, il loro crescente fattore di integrazione ovvero riduzione di scala, la sempre maggiore frequenza di lavoro e le conseguenti più alte densità di corrente circolanti hanno dato impulso alla ricerca di soluzioni tecnologiche che consentano l'utilizzo del rame in alternativa alle ormai consolidate tecniche basate sull'alluminio.

Primo frutto commerciale di questa ricerca è stata la recente presentazione da parte della IBM dei nuovi microprocessori (PowerPC 740/750) operanti a 400 MHz e realizzati con tecnologia 0,18 micron, attualmente il più alto fattore di scala realizzato in produzione. Sono stati definiti i primi microprocessori al mondo basati sulla "Copper Technology" (processo IBM CMOS 7S). Il livello di integrazione raggiunto in questo campo richiede la deposizione di ben sei livelli di metallizzazione.

2 - La Tecnologia Tradizionale: l'Alluminio.

Per realizzare un completo circuito integrato, occorre effettuare l'interconnessione tra i vari dispositivi a semiconduttore presenti sul substrato di silicio ed infine creare i collegamenti tra il chip in silicio ed il mondo esterno (processo di *bonding* in oro tra chip e package).

Per essere utilizzabile come elemento di interconnessione, un materiale deve offrire una resistenza di strato il più bassa possibile, al fine di minimizzare le cadute di tensione lungo le linee di interconnessione, come pure i ritardi di propagazione dei segnali elettrici causati dalla resistenza e capacità della linea stessa. Inoltre sono necessarie basse resistenze di contatto nei punti di giunzione tra diversi materiali, oltre ad una buona affidabilità nel tempo delle linee di interconnessione.

L'esigenza di materiali a bassa resistività porta immediatamente a considerare i metalli come elementi di interconnessione. L'oro necessita di una deposizione multistrato con l'uso di altri metalli intermedi, come titanio e tungsteno. Inoltre l'oro può causare inaffidabilità in quanto diffonde facilmente nel silicio e può produrre centri di ricombinazione elettrone - lacuna che possono rendere inefficiente il dispositivo integrato. La scelta cade quindi sull'alluminio che è compatibile con le tecnologie di processo del silicio ed è a tutt'oggi il materiale più comunemente usato. È relativamente economico, ha una buona adesione sull'ossido di silicio, tradizionalmente usato come dielettrico.

Inoltre, poiché l'alluminio e le sue leghe presentano bassa resistività (ad esempio $2,86 \mu\Omega$ cm per l'Al e fino a $3,5 \mu\Omega$ cm per le sue leghe), questi metalli soddisfano al requisito di bassa resistenza. Tuttavia bisogna prestare attenzione ad alcuni problemi associati con la formazione di un buon contatto alluminio - silicio, quali la deformazione dell'interfaccia per formazione di punte (*spiking*) e l'*elettromigrazione*.

In questo capitolo, oltre all'esposizione dei problemi che le metallizzazioni di alluminio presentano, saranno prese in esame anche le loro possibili soluzioni.

2.1 - Formazione del contatto ohmico.

La condizione migliore di contatto tra metallo e semiconduttore è quello di tipo ohmico. I contatti ohmici ideali dovrebbero presentare una caratteristica corrente - tensione (I-V) lineare (Figura 2.1.a), con un basso valore di resistenza (la pendenza della retta è ad essa inversamente proporzionale), contrariamente a quanto accade in un contatto a giunzione di semiconduttore, ovvero in un contatto rettificante come mostrato in Figura 2.1.b.

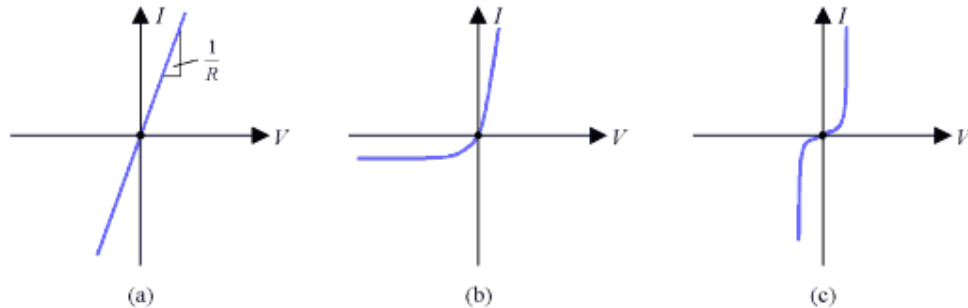


Figura 2.1 - Caratteristiche I-V. (a) contatto ohmico ideale; (b) contatto rettificante; (c) contatto reale "ohmico" non lineare.

La Figura 2.1.c mostra un diagramma più rappresentativo di un vero contatto ohmico su silicio. Anche se la caratteristica è non lineare presso l'origine, il contatto, ai normali livelli di corrente, sviluppa solo una bassa caduta di tensione.

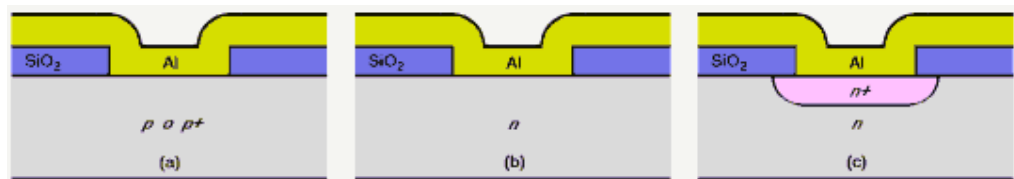


Figura 2.2 - Tre possibili soluzioni di contatto alluminio - silicio.

La Figura 2.2 mostra diverse soluzioni tecnologiche con cui l'alluminio può contattare regioni di semiconduttore durante la fabbricazione di un dispositivo. Il contatto tra alluminio e silicio di tipo p risulta buono e di tipo ohmico per concentrazioni di drogante superiori o a $10^{16}/\text{cm}^3$. Tuttavia contatti con silicio di tipo n a basso livello di drogaggio possono formare un diodo metallo - semiconduttore di tipo Schottky, invece che un contatto ohmico. Per evitare la formazione del contatto rettificante, una diffusione di tipo n^+ viene posta tra l'alluminio e qualsiasi regione n a basso drogaggio come rappresentato in Figura 2.2.c. Il contatto risultante ha una caratteristica I-V simile a quella di Figura 2.1.c.

2.2 - "Spiking" della giunzione.

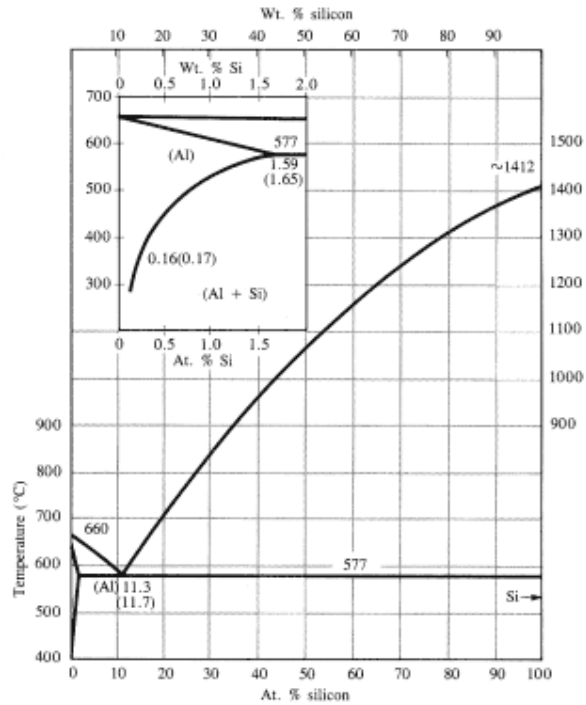


Figura 2.3 - *Diagramma di fase alluminio - silicio.*

La Figura 2.3 mostra il diagramma di fase del sistema Al-Si ad una atmosfera. Il diagramma di fase mette in relazione queste due componenti in funzione della temperatura. Il sistema Al-Si presenta caratteristiche eutettiche, in quanto il punto di fusione di una lega dei due elementi è inferiore a quello di ciascuno dei due elementi presi separatamente. In questo caso la temperatura minima, ovvero la temperatura eutettica, è 577°C, corrispondente a una composizione dello 11,3% di Si e dello 88,7% di Al. Il punto di fusione dell'alluminio puro e del silicio puro valgono rispettivamente 660°C e 1412°C. Come conseguenza di questa proprietà, durante la deposizione di alluminio la temperatura deve essere mantenuta inferiore ai 577°C. Ciò implica che l'alluminio possa essere introdotto nelle sequenze di produzione dei circuiti integrati solo dopo che tutti i processi ad alta temperatura siano stati completati.

La zona evidenziata nella Figura 2.3 mostra anche la solubilità solida del silicio in alluminio. Per esempio, la solubilità del silicio in alluminio è dello 0,25% in peso a 400°C, dello 0,5% in peso a 450°C, e dello 0,8% in peso a 500°C.

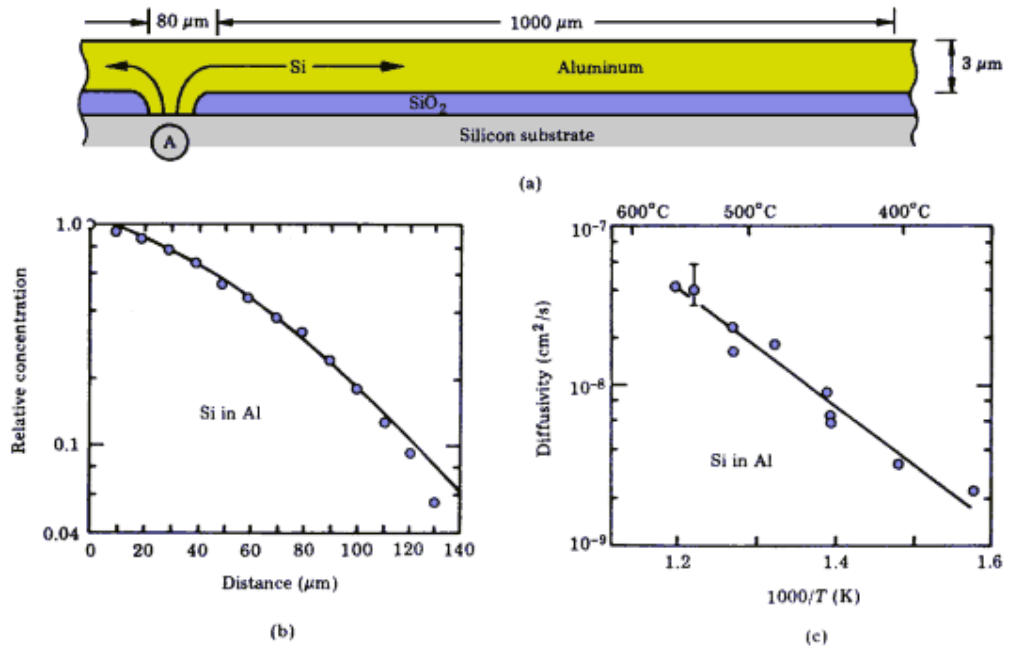


Figura 2.4 - Diffusione di silicio in un film di alluminio. (b) profilo di concentrazione; (c) grafico dei coefficienti di diffusione

Al fine di ottenere la formazione di un buon contatto, l'alluminio viene ricotto ad una temperatura di 450 – 500°C in atmosfera inerte dopo la fase di deposizione e di definizione della geometria (patterning: fotoresist, maschera, attacco chimico). Benché queste temperature siano di molto inferiori alla temperatura eutettica, il silicio diffonde comunque nell'alluminio. E ciò è la causa di uno dei maggiori problemi associati con la formazione di contatti di alluminio su silicio, soprattutto in presenza di giunzioni poco profonde. Ovunque l'alluminio venga a contatto con il silicio, il silicio si dissolverà nell'alluminio durante la fase di ricottura. La quantità di silicio entrata in soluzione dipenderà non solo dai tempi e dalla solubilità alla temperatura di ricottura, ma anche dal volume di alluminio nel quale il silicio può formare una soluzione satura.

Sono state fatte numerose misure della diffusione del silicio in alluminio. Un metodo, mostrato in Figura 2.4 misura la distribuzione di concentrazione e la lunghezza di diffusione di silicio in film di alluminio policristallino. Alla temperatura di 446°C il silicio ha raggiunto una lunghezza di diffusione di 140 μm in 40 minuti.

Misurando la concentrazione di silicio in funzione della distanza per un preciso valore di temperatura, è stato possibile ricavare la corrispondente funzione errore (*erf*) tipica dei processi diffusivi e quindi ottenere il valore del coefficiente di diffusione. I valori del coefficiente di diffusione sono stati calcolati per differenti temperature e sono stati riportati in un grafico logaritmico. La pendenza della retta interpolante i risultati sperimentali corrisponde all'energia di attivazione del fenomeno diffusivo ($E_A = 0,79$ eV). Il coefficiente di diffusione D del silicio in alluminio può così essere espresso:

$$D = D_0 e^{-E_A/kT} = 25 \times 10^{-4} e^{-0,79/kT} \quad (2.2.1)$$

Si consideri una lunga linea metallica di alluminio a contatto con area ZL di silicio, come illustrato nella Figura 1.5. Dopo un tempo t di ricottura, il silicio si sarà diffuso per una distanza pari approssimativamente a \sqrt{Dt} lungo la linea di alluminio, a partire dal bordo del contatto.

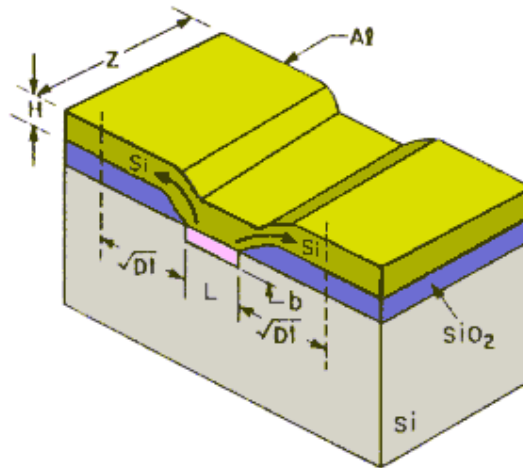


Figura 2.5 - Diffusione di silicio nelle metallizzazioni di alluminio.

Assumendo che questo tratto di alluminio sia completamente saturato da silicio, il volume di silicio impiegato è allora:

$$Vol \approx 2\sqrt{Dt} (HZ) S \left(\frac{\rho_{Al}}{\rho_{Si}} \right) \quad (2.2.2)$$

dove ρ_{Al} e ρ_{Si} sono rispettivamente le densità di alluminio e silicio e S è la solubilità del silicio nell'alluminio alla temperatura di ricottura. Se il silicio si dissolvesse nell'alluminio in modo uniforme per tutta la superficie del contatto A (dove $A = ZL$), lo spessore di silicio consumato risulterebbe:

$$b \approx 2\sqrt{Dt} \left(\frac{HZ}{A} \right) S \left(\frac{\rho_{Al}}{\rho_{Si}} \right) \quad (2.2.3)$$

In pratica, il silicio non si dissolve in modo uniforme nell'alluminio, ma il fenomeno avviene solo in alcuni punti. L'area efficace nella (2.2.3) è minore dell'area fisica del contatto e pertanto b è molto maggiore.

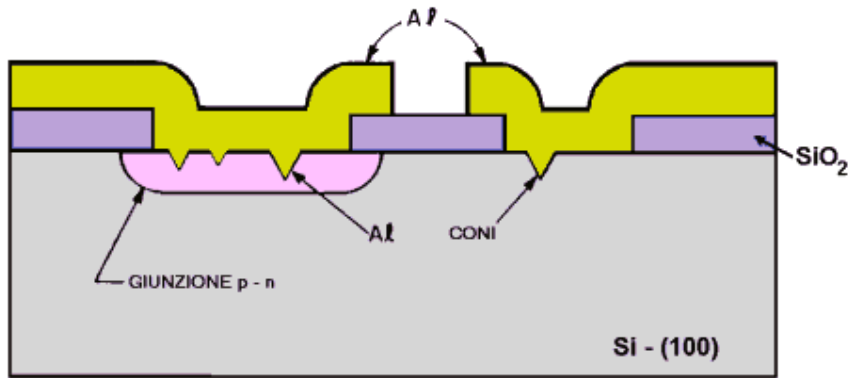


Figura 2.6 - Spiking dei contatti Al-Si.

La Figura 2.6 mostra la situazione che si verifica in realtà in corrispondenza di una giunzione *p - n* quando la dissoluzione del silicio porta alla formazione di cavità in cui l'alluminio penetra creando protuberanze a forma di punta (spikes).

Si consideri, ad esempio, un processo di deposizione di un film di alluminio su di un wafer di silicio, attraverso una *via* (contatto tra due metallizzazioni su livelli diversi) nello strato di ossido dielettrico. La superficie di silicio sarà coperta da un sottile strato di ossido nativo e questo deve essere ridotto dal metallo prima che un buon contatto alluminio - silicio si possa formare (Figura 1.7.a). Una breve ricottura a 300°C dà inizio alla riduzione ed è ragionevole pensare che alcune zone della superficie di silicio saranno liberate dall'ossido prima di altre. Ci saranno quindi zone localizzate del contatto in cui il silicio e l'alluminio saranno in grado di interagire. Nelle regioni in cui l'ossido nativo è stato dissolto, il silicio entrerà velocemente in soluzione con il film di alluminio. La solubilità invece dell'alluminio in silicio a queste temperature è molto bassa e perciò non vi sarà dissoluzione di alluminio nel wafer di silicio.

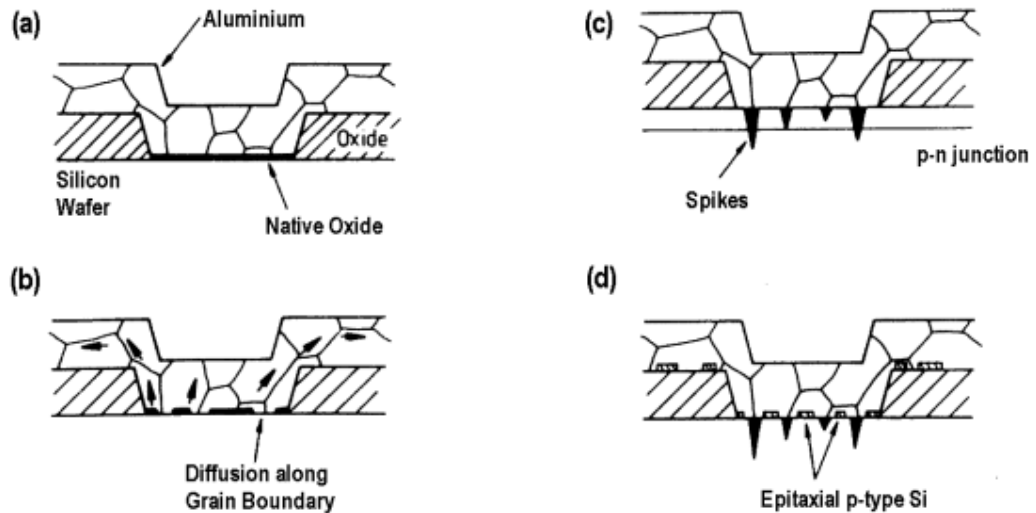


Figura 2.7 - Schema delle reazioni che si possono presentare all'interfaccia Al -Si.

La Figura 2.7.b illustra la situazione in cui lo strato di ossido nativo è parzialmente ridotto ed inizia la dissoluzione del wafer di silicio. Si è evidenziata la diffusione degli atomi di silicio attraverso i bordi grano nel film di alluminio, provenienti dalle zone dove lo strato

di ossido è stato perforato. Il trasporto di silicio dalla superficie del wafer sarà efficace in particolare intorno ai bordi del contatto, dove la quantità di alluminio agisce come pozzo diffusivo. La saturazione del film di alluminio sarà completa solo quando una grande quantità della superficie del wafer si sarà dissolta. Il risultato di questo processo di dissoluzione localizzata è la formazione di cavità nel wafer di silicio sotto il contatto ed il loro riempimento con alluminio per causare i caratteristici "spikes". Alla sommità di queste punte il campo elettrico sarà fortemente accentuato, cosa che può alterare le caratteristiche elettriche del contatto. Nei casi peggiori queste protuberanze possono anche cortocircuitare le giunzioni $p-n$ poco profonde (Figura 2.7.c).

Nei dispositivi a semiconduttore fabbricati fino a metà degli anni '70, la formazione di punte nel silicio non era un limite, poichè la quantità di silicio dissolta in alluminio poteva essere controllata mediante opportune geometrie e regole progettuali. Recentemente, dal momento che le dimensioni dei transistor si sono sempre più ridotte (le risoluzioni litografiche nelle attuali tecnologie VLSI, very large scale integration, sono ben al di sotto del μm), la funzionalità di un dispositivo può essere compromessa da giunzioni cortocircuitate in questa maniera.

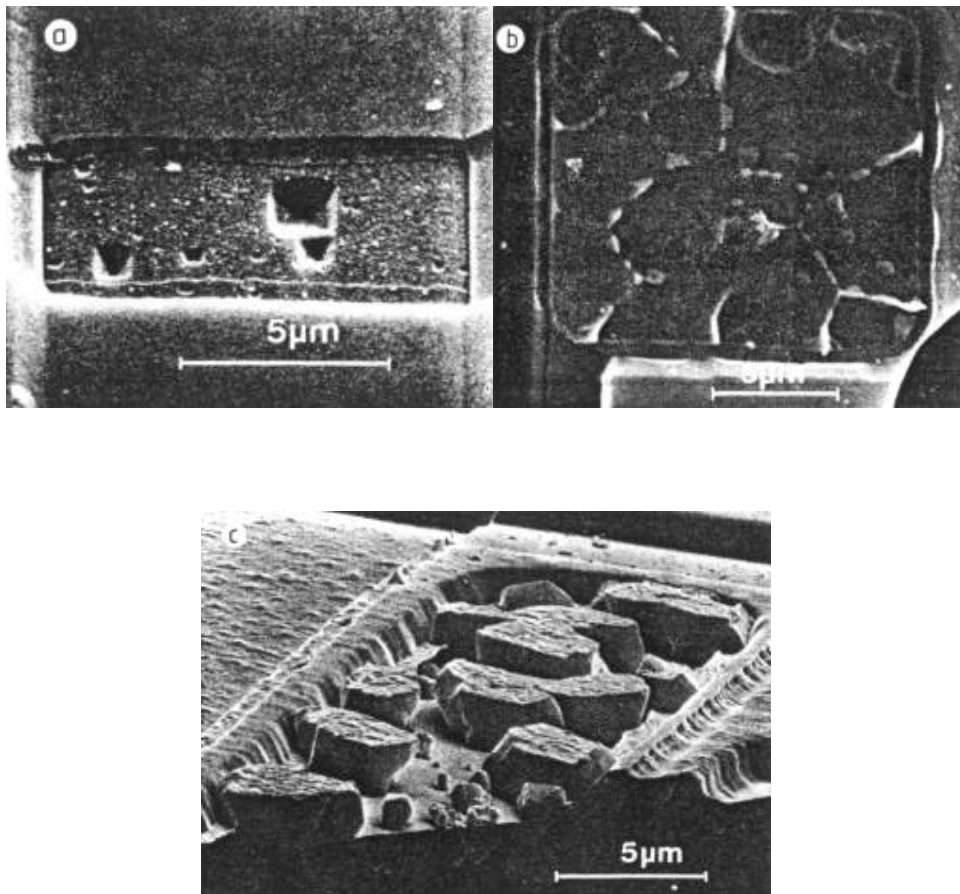


Figura 2.8 - Immagini al SEM: (a) esempio di spikes formati sotto un contatto Al-Si a seguito di invecchiamento; (b) isole epitassiali di tipo p precipitate sulla superficie del wafer; la geometria replica la morfologia dei bordi grano del film di alluminio; (c) grossi precipitati di tipo p a seguito di invecchiamento di contatti Al 1%Si.

La Figura 2.8.a mostra un esempio di morfologia della superficie del wafer sotto un contatto di alluminio - silicio invecchiato (il film metallico è stato rimosso).

Se il tempo di ricottura è sufficientemente lungo, ci si può aspettare che tutto l'alluminio nelle vicinanze del contatto sia saturo di silicio. Nel raffreddamento, la solubilità di equilibrio del silicio in alluminio cala fortemente (si veda la zona evidenziata in Figura 2.3) e quindi il silicio può precipitare sul wafer, su superfici di ossido o in corrispondenza dei bordi grano del film di alluminio. La Figura 2.8.b mostra un esempio di precipitazione epitassiale di silicio di tipo p sulla superficie del wafer (si ricordi che l'alluminio è un drogante di tipo p). La presenza di isole di tipo p , in contatto con il substrato di tipo n , può portare a comportamenti elettrici indesiderati, per la modifica della struttura a bande del contatto stesso e può alterare le prestazioni dei diodi Shottky o pregiudicare il funzionamento di un intero circuito integrato. La morfologia di queste piccole isole replica quella del bordo grano del film di alluminio che è stato rimosso chimicamente per evidenziare il fenomeno.

Un modo per rendere minima l'entità della formazione di "spikes" è quello di aggiungere silicio all'alluminio durante la deposizione, mediante la coevaporazione di due target, oppure utilizzando la tecnica di deposizione *sputter* con un target di alluminio che contenga circa 1% di silicio. Entrambe queste soluzioni portano alla deposizione di uno strato metallico in cui la soluzione di silicio in alluminio risulta saturata e l'interconnessione metallica non può assorbire ulteriori quantità di silicio nei processi di ricottura seguenti.

Un altro metodo consiste nel depositare il film di alluminio su di uno strato di silicio policristallino. Il silicio policristallino può essere drogato p^+ o n^+ per mezzo di drogaggio in-situ o successivo alla deposizione dello strato. Sarà poi questo strato di silicio policristallino a fornire il silicio necessario a saturare l'alluminio.

Un terzo metodo consiste nell'introdurre uno strato metallico di barriera fra l'alluminio ed il substrato di silicio (Figura 1.9). Questo strato metallico interposto deve soddisfare ai seguenti requisiti: (1) presentare una bassa resistenza di contatto con il silicio, (2) non reagire con l'alluminio, e (3) garantire che la sua formazione e la sua deposizione siano compatibili con l'intero processo. I produttori di semiconduttori hanno preso in considerazione diversi metalli, quali platino, palladio, titanio e tungsteno, o composti, quali il nitruro di titanio (TiN). Si è verificato che essi sono stabili per tempi di ricottura di 30 minuti a temperature fino a 550°C.

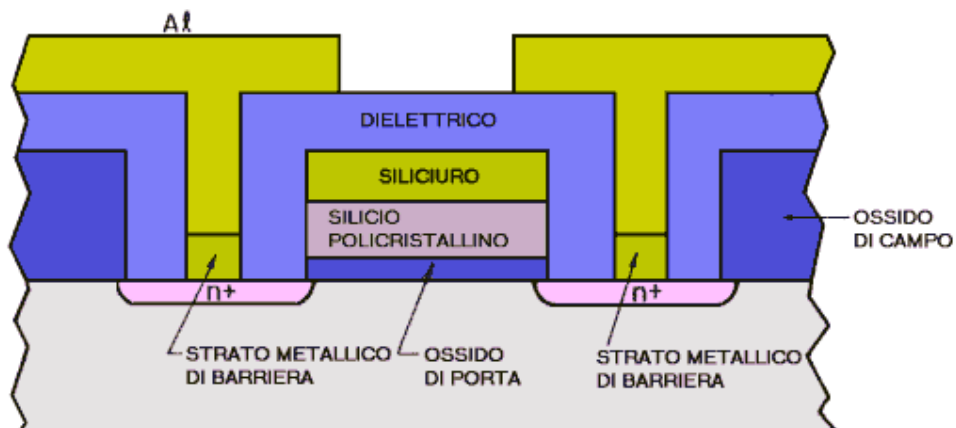


Figura 2.9 - Struttura delle metallizzazioni in un dispositivo MOSFET.

2.2.1 - Barriere diffusive.

Il concetto di usare strati di barriera nei sistemi di metallizzazione è estremamente semplice: due materiali, tra i quali può avvenire una reazione chimica indesiderata o un processo di interdizione, sono tenuti separati da uno strato intermedio. Le caratteristiche che dovrebbe possedere uno strato di barriera ideale sono:

- Se lo strato di barriera separa i materiali A e B, essa dovrebbe essere termodinamicamente stabile quando in contatto con A e B. Come contropartita, questa mancanza di reattività chimica potrebbe portare a cattiva adesione alle due interfacce della barriera.
- La maggior parte delle barriere diffusive sono policristalline, dal momento che questa è la sola struttura con cui i film sottili possono essere facilmente depositati. Tuttavia è generalmente richiesto che non ci possa essere rapida diffusione dei materiali A e B attraverso i bordi grano del film barriera.
- Lo strato di barriera dovrebbe formare contatti a bassa resistenza sia con A che con B. La resistenza dello strato stesso è comunque di solito insignificante, dal momento che le barriere hanno uno spessore minore di 200nm.
- Lo strato di barriera deve aderire bene con tutti i materiali con cui viene a contatto. Questi includono i film dielettrici di tipo vetroso, i contatti e i film conduttivi.
- Il materiale dello strato di barriera dovrebbe avere un potenziale elettrochimico non troppo differente da quello di A e B, altrimenti potrebbero presentarsi fenomeni di corrosione galvanica negli strati di metallizzazione.

I processi diffusivi attraverso i bordi grano hanno la loro principale forza motrice nel gradiente di concentrazione. Non c'è nulla che si possa fare per modificare la termodinamica di questo processo, ma l'uso di uno strato di barriera può alterare la velocità di diffusione in due modi: rallentando la diffusione con l'uso di un materiale in cui tutti i processi diffusivi hanno un'alta energia di attivazione, oppure introducendo possibili reazioni chimiche alternative. La prima soluzione risulta comunque il metodo più conveniente. Tuttavia il solo fatto di interporre uno strato di qualche materiale tra A e B non porta necessariamente ad una riduzione di velocità alla quale essi reagiscono. Il motivo principale è che tutti i film sottili depositati da fase vapore sono policristallini e l'alta densità di bordi grano in questi film offre percorsi preferenziali per una veloce diffusione di A e B. Si è anche supposto che il fatto di usare una barriera in cui né A né B sono solubili potrebbe bloccare il trasporto di queste due specie attraverso i bordi grano. Ma da diverse prove sperimentali questa non si è dimostrata una buona soluzione in quanto, anche se totalmente insolubili nel grano cristallino, gli atomi diffondenti possono essere solubili a bordo grano dello strato di barriera che ha una struttura relativamente aperta.

Un materiale è quindi adatto come barriera diffusiva solo quando il meccanismo di trasporto diffusivo è *intrinsecamente* lento. Il caso ideale è di far crescere strati di barriera monocristallini, ma ciò è praticamente impossibile con le attuali tecnologie. Ci si deve quindi rivolgere a materiali in cui la diffusione attraverso il bordo grano sia lenta. La scelta è perciò ricaduta sui materiali refrattari (es: tungsteno e molibdeno) in base al fatto che più alto è il punto di fusione più alta è l'energia di attivazione del processo. Un materiale molto comunemente usato è una lega titanio tungsteno (10-30%at. Ti). Il film, depositato con metodo *sputter*, è di tipo policristallino con struttura metastabile BCC e la sua stabilità garantisce

resistenza alle normali temperature incontrate nei processi di metallizzazione. Migliori risultati si ottengono effettuando la deposizione in atmosfera "inquinata" dalla presenza di ossigeno o azoto: si pensa che i contaminati fungano da blocco alla diffusione intergranulare o perfino dalla formazione di ossidi e nitruri al bordo grano.

La tabella seguente riassume alcuni esempi di barriere utilizzate nella formazione di contatti alluminio - silicio.

Struttura di metallizzazione	Massima temperatura operativa [°C]	Causa di rottura
Al / PtSi / Si	350	Formazione di composti
Al / TiSi ₂ / Si	400	Diffusione
Al / Cr / PtSi / Si	450	Formazione di composti
Al / Ti / PtSi / Si	450	Formazione di composti
Al / Ti ₃₀ W ₇₀ / PtSi / Si	500	Diffusione
Al / TiN / PtSi / Si	600	Formazione di composti
Al / TiC / PtSi / Si	600	Formazione di composti

Tabella 2.1 - *Strutture di metallizzazione e massime temperature operative.*

2.3 - Elettromigrazione.

Si è accennato ai problemi connessi alla miniaturizzazione dei dispositivi conseguenti alla riduzione delle dimensioni in scala. A dispositivi sempre più piccoli corrispondono densità di corrente sempre maggiori e queste possono provocare il guasto del dispositivo attraverso il fenomeno dell'elettromigrazione. Con questo termine si indica quanto accade in un metallo quando si ha trasporto di materia causato dalla presenza di correnti elettriche. Il trasporto di materia da un punto all'altro del metallo è dovuto dal fatto che gli elettroni trasferiscono quantità di moto agli ioni positivi del metallo. Quando un'elevata corrente attraversa le sottili metallizzazioni presenti nei circuiti integrati, questo meccanismo provoca l'accumulo di ioni positivi in certe regioni e, di conseguenza, la formazione di cavità in altre. Gli accumuli metallici possono cortocircuitare linee di interconnessione adiacenti, mentre la formazione di cavità può trasformare i conduttori in circuiti aperti, causando in entrambi i casi il guasto del dispositivo.

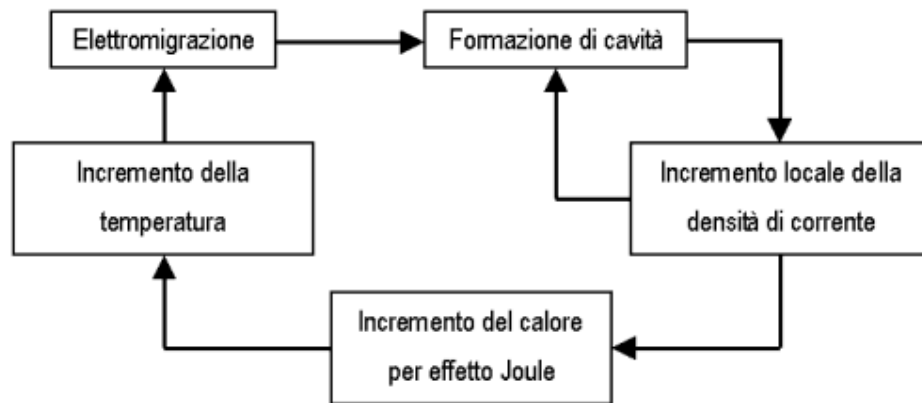


Figura 2.10 - Ciclo di accelerazione dell'elettromigrazione.

Il fenomeno dell'elettromigrazione è caratterizzato dal trasporto di materia per effetto del passaggio di una corrente elettrica. Dapprima questo processo è stato studiato per i materiali massivi, in seguito gran parte degli studi si sono orientati alla comprensione dell'elettromigrazione nei film sottili policristallini. Si è discusso, affrontando il problema dello "spiking", del fatto che la diffusione nei film policristallini è più rapida che in un campione di grosse dimensioni. Pur trattandosi dello stesso materiale, la diffusione attraverso i bordi grano richiede una minor energia di attivazione. Perciò un fenomeno di trasporto, che è dominato dalla diffusione, sarà più veloce in un film sottile, anche a basse temperature. L'ampia area superficiale nei film sottili costituisce un'altra efficace via di trasporto di materia mediante il meccanismo della diffusione superficiale. Infatti spesso l'energia di attivazione della diffusione superficiale è persino inferiore a quella caratteristica della diffusione intergranulare.

Un secondo aspetto che differenzia i film da un oggetto massivo è che la densità di corrente trasportata da un tratto conduttore può essere veramente molto alta: 10^6 A cm⁻² o più. Sarebbe impossibile far passare densità di corrente così alte in un normale conduttore, dal momento che il calore prodotto per effetto Joule porterebbe rapidamente a fusione il metallo.

Un film sottile impiegato nelle metallizzazioni è invece così bene a contatto con superfici dissipanti lungo tutta la sua lunghezza (il wafer di substrato o gli strati di ricoprimento) che il calore è facilmente disperso anche a tali valori di densità di corrente.

Si deve supporre che qualsiasi processo che sia favorito dal passaggio di corrente debba essere estremamente rapido in un tratto conduttore percorso da un flusso di elettroni così alto. Perciò in un film conduttore c'è una grossa forza motrice del fenomeno, oltre alla possibilità di un efficace trasporto di materiale a bassa temperatura grazie alla diffusione a bordo grano.

2.3.1 - Aspetti fisici del fenomeno.

In qualsiasi processo di trasporto, il flusso di materia, J_e può essere descritto dalla relazione di Nernst - Einstein:

$$J_e = \frac{NDF}{kT} \quad (2.3.1)$$

dove N è la densità delle specie in movimento, D la loro mobilità e F la forza motrice della migrazione di ciascuna di queste specie.

Nel caso dell'elettromigrazione, F è la forza esercitata su un atomo metallico dal passaggio di un flusso di elettroni ed è costituita da due contributi. La caratteristica ionica di un atomo metallico genera una forza dovuta al gradiente di potenziale elettrico lungo il conduttore. Questa forza è proporzionale alla valenza del metallo ed è diretta in direzione opposta al flusso di elettroni. Il secondo contributo ad F deriva dalla forza del "vento elettronico" che si può pensare dovuta alle collisioni tra portatori di carica e ioni metallo. Il trasferimento di quantità di moto tra elettrone e ione si traduce di solito in una forza avente la stessa direzione del flusso di elettroni. Nel caso dell'alluminio la forza dovuta al trasferimento di quantità di moto risulta sperimentalmente più alta di quella ione - campo elettrico e per questo motivo essa domina il fenomeno dell'elettromigrazione. Inoltre eventuali effetti di schermo degli ioni circostanti minimizzano ulteriormente il contributo del campo elettrico.

Negli studi condotti da Fick si sono fatte due ipotesi:

- a. gli elettroni sono considerati liberi.
- b. in ogni collisione gli elettroni perdono tutto il loro momento acquisito per effetto del campo elettrico cedendolo allo ione.

La forza totale può essere così espressa:

$$F = eE(Z - n_e l_e A_e) \quad (2.3.2)$$

dove E è il campo elettrico lungo il conduttore, e la carica dell'elettrone, n_e la densità di elettroni, l_e il cammino libero medio e A_e la sezione di *scattering* elettronico.

F può essere ulteriormente ridotta alla semplice relazione

$$F = eEZ^* \quad (2.3.3)$$

dove Z^* è la carica effettiva degli ioni metallici, tenendo in considerazione sia gli effetti di valenza che del "vento elettronico". Per esempio, per l'oro (valenza 1) il valore Z^* è circa -7 per cui lo scambio di momento contribuisce con una valenza -8 .

L'aggiunta di parametri correttivi alla (2.3.3) insieme alla (2.3.1) porta all'espressione del flusso di elettromigrazione J_b lungo i bordi grano:

$$J_{\delta} = \frac{N_{\delta} d D_{gb} Z_b^* e E}{dkT} \quad (2.3.4)$$

dove D_{gb} è la diffusività a bordo grano (supposta costante), d la dimensione dei grani cristallini, δ la grandezza dei bordi grano, Z_b^* la carica effettiva degli ioni in moto a bordo grano. Tuttavia, come risulta da dati sperimentali, i valori di D_{gb} e Z_b^* possono essere influenzati da atomi di impurità che spesso segregano a bordo grano.

Sia alluminio che oro hanno valori di Z_b^* compresi tra -1 e -40 e ciò implica che il flusso di ioni migranti sia diretto verso l'anodo.

Si tenga presente che, nel caso dell'alluminio, il sottile strato di ossido che copre tutte le superfici di alluminio inibisce la diffusione superficiale, fenomeno che è fortemente presente invece nei conduttori in oro, anch'essi ampiamente utilizzati in microelettronica.

Complicano ulteriormente la comprensione del fenomeno dell'elettromigrazione le misure effettuate con correnti alternate invece che a regime continuo (DC). Tali prove hanno verificato che fluttuazioni di corrente aggravano il fenomeno ed hanno suggerito la possibilità che l'entità dell'elettromigrazione possa dipendere anche dalle caratteristiche del segnale elettrico propagato dalle tracce conduttive.

2.3.2 - La divergenza del flusso.

L'elettromigrazione perciò causa il movimento di specie metalliche lungo un film conduttore, ma questo movimento non può generare discontinuità in un film. Perché ciò possa accadere, ci deve essere uno sbilanciamento nel flusso di ioni in qualche punto del percorso conduttivo, cosa che viene denominata con termini matematici "divergenza del flusso". Ci può essere divergenza del flusso qualora vi siano cambiamenti in F dovuti a variazione di mobilità D_{gb} . F dipende anche da Z_b^* e questo parametro può variare da un bordo grano all'altro del film policristallino o presso un contatto tra due metalli differenti. La velocità di diffusione poi dipende dalla temperatura del conduttore e così variazioni di temperatura lungo interconnessione portano a valori non nulli della divergenza del flusso.

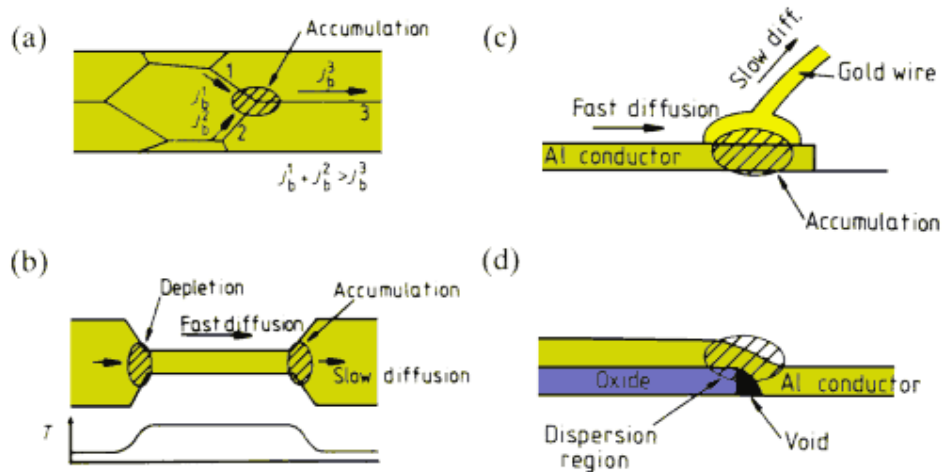


Figura 2.11 - Zone in cui si possono verificare divergenze di flusso:
 (a) punti tripli negli strati conduttori; b) variazioni di sezione;
 (c) contatti bimetallici; (d) presenza di difetti.

La Figura 2.11 riassume i punti principali dove si può verificare divergenza del flusso nelle strutture di metallizzazione. Nel primo di questi (a), un giunto ternario di bordo grano, il flusso entrante lungo i bordi 1 e 2 è maggiore del flusso uscente 3. E ciò può essere dovuto ai bassi valori di D_{gb} e Z_b^* del bordo grano 3. Sotto queste circostanze si avrà accumulo di materia al giunto ternario con la formazione di protuberanze comunemente chiamate "hillocks". Una situazione analoga si ha quando $J_1 + J_2 < J_3$ e si ha la formazione di vuoti.

La Figura 2.11.b mostra una linea di interconnessione lunga. Qui l'effetto Joule incrementerà la temperatura nella zona a sezione minore e così pure la velocità di diffusione in questa regione. Il risultato è una divergenza del flusso ad entrambi gli estremi del conduttore, la formazione di vuoti al catodo e accumulo di alluminio all'anodo, dal momento che $e Z_b^*$ è negativo.

Un terzo punto (c) in un sistema di metallizzazione dove si può avere divergenza del flusso è alla giunzione tra un tratto conduttore di alluminio ed un filo d'oro (*bonding*). In questo caso l'energia di attivazione per la diffusione nell'alluminio è di 0,5 -0,7 eV circa, mentre nel filo in oro vale più di 1 eV. La diffusione sarà quindi più veloce nell'alluminio che nell'oro. Inoltre molto minore è la densità di bordo grano nel filo d'oro che nel film di alluminio. Le conseguenze sono l'accumulo di alluminio al punto di contatto con la

distorsione dello stesso e la possibile formazione di fratture. Stessa situazione si può avere ai contatti alluminio - silicio.

Un altro caso dove la divergenza del flusso può essere estremamente accentuata è in corrispondenza di deposizioni di film su superfici a spigoli netti. Un semplice esempio è al bordo di una *via* di interconnessione aperta attraverso uno strato di dielettrico per raggiungere il substrato di silicio. In questo punto si ha l'assottigliamento della metallizzazione e la possibile presenza di cavità dovuta ad una non ottimale deposizione. Conseguentemente la densità di corrente sarà superiore dove le sezioni sono minori e nelle zone circostanti e così sia la temperatura che la velocità di elettromigrazione saranno incrementate localmente.

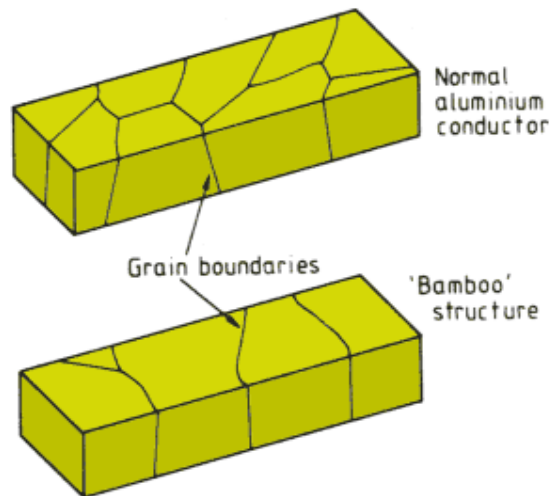


Figura 2.12 - *Microstrutture di un normale film policristallino e di uno a "bambù".*

2.3.3 - Metodi per incrementare la resistenza all'elettromigrazione.

Il metodo più elegante per realizzare un film conduttivo con una microstruttura che possa resistere alle rotture per elettromigrazione è di depositare tracce metalliche con struttura a "bambù", come mostrato in Figura 2.12. Strette metallizzazioni vengono deposte e ricotte in modo che quasi tutti i bordi grano siano perpendicolari al lato lungo della traccia conduttiva. Durante la ricottura i bordi grano tenderanno a questa conformazione per minimizzare la loro energia superficiale. I bordi grano così disposti non possono contribuire all'elettromigrazione e grazie a questo semplice cambiamento nella morfologia del film la resistenza alla migrazione può essere notevolmente incrementata. La realizzazione di film con struttura a bambù è di solito possibile solo se le tracce d'interconnessione sono molto strette, ma dal momento che questa è la tendenza nella progettazione delle metallizzazioni dei moderni circuiti integrati, tutto ciò non è un inconveniente.

Un secondo metodo per ridurre la velocità di elettromigrazione si basa sulla riduzione della diffusività a bordo grano, grazie all'aggiunta di elementi in lega al metallo conduttore. Aggiunte di rame, magnesio e nichel all'alluminio incrementano notevolmente, fino a due ordini di grandezza, l'energia di attivazione media della diffusione a bordo grano. Si è osservato che la vita media di una metallizzazione in alluminio può essere incrementata da circa 30 ore per l'alluminio puro a decine di migliaia di ore a 175°C e $2 \cdot 10^6 \text{ A cm}^{-2}$, per merito della sola aggiunta del 4% di rame o del 2% di magnesio.

Si è già parlato dell'aggiunta di silicio all'alluminio per prevenire il fenomeno dello *spiking*. Risulta ottimale aggiungere un altro elemento in lega per incrementare la resistenza all'elettromigrazione. Una lega di alluminio molto comunemente usata per i conduttori dei circuiti integrati contiene circa 1,5% di silicio e 4% di rame. Anche il silicio contribuisce a diminuire la velocità di diffusione a bordo grano. Questa composizione è molto simile ad una varietà di leghe ben conosciute per la loro possibilità di essere indurite per invecchiamento e alcune delle proprietà dei film sottili possono essere comprese analizzando le trasformazioni di fase di leghe di questo tipo. Dal diagramma di fase e dalla conoscenza del fenomeno della nucleazione eterogenea nei materiali policristallini, si può prevedere che la struttura di equilibrio di un film di alluminio col 4% di rame possa consistere, dopo ricottura a 150°C , di grossi precipitati di CuAl_2 distribuiti principalmente a bordo grano in una matrice che è localmente priva di rame. Le regioni private di rame saranno più facilmente interessate dal fenomeno dell'elettromigrazione, poiché una volta che gli atomi di rame non saranno più segregati a bordo grano, la velocità di elettromigrazione crescerà rapidamente e fratture inizieranno a nucleare in qualsiasi punto ci sia una divergenza di flusso. Perciò la struttura di equilibrio dei film Al - Cu non ha un'ottimale distribuzione di rame per poter resistere alle rotture per elettromigrazione.

Tuttavia, il film risultante dall'evaporazione di leghe Al - Cu non è omogeneo (il rame ha una tensione di vapore superiore) e non ha certamente la struttura di equilibrio sopra esposta: i film Al - Cu contengono la maggior parte del rame nei pressi del substrato su cui si effettua la deposizione; la superficie ne sarà praticamente priva. La nucleazione della fase CuAl_2 avviene in maniera poco omogenea sia per queste variazioni di concentrazione nel film, sia per la tendenza di questa fase di segregare sulla superficie e di corrugare la traccia metallica. Queste reazioni sono favorite se il film viene riscaldato ad una temperatura inferiore alla linea di *solvus* nel diagramma di fase. Il rame migrerà lungo il bordo grano, favorito dalla alta velocità di diffusione del rame nel bordo grano dell'alluminio. Perciò, mentre queste leghe veramente migliorano la resistenza all'elettromigrazione in virtù della riduzione delle velocità di autodiffusione a bordo grano, questa resistenza può essere

pregiudicata da trasformazioni di fase, strutture del film non omogenee o elettromigrazione dell'elemento protettivo (il rame).

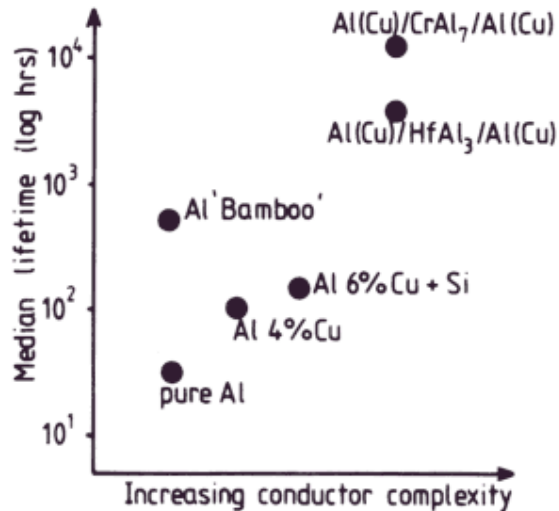


Figura 2.13 - *Comparazione dei tempi di vita di diverse metallizzazioni in lega di alluminio. Le misure sono state effettuate nelle medesime condizioni.*

Le leghe Al – Si - Cu sono ampiamente utilizzate nelle metallizzazione dei circuiti integrati e i vantaggi da loro apportati sono riassunti e comparati in Figura 2.13. Le tecniche *sputter* sono quelle normalmente utilizzate grazie all'omogeneità dei film, migliore se comparata con quella ottenuta da evaporazione.

Per quanto riguarda l'aumento di resistività per la presenza di elementi in lega, questa risulta fortunatamente contenuta: ad esempio per una lega Al-4%Cu-1,5%Si si ha solo un 10% di incremento da 2,86 $\mu\Omega$ cm dell'alluminio puro a 3 $\mu\Omega$ cm.

Si può accennare infine ad altri due metodi di protezione dal fenomeno dell'elettromigrazione: la deposizione di strati vetrosi passivanti o di strati refrattari. Il tempo di vita di una metallizzazione può essere in questo modo esteso di un fattore 10. Uno strato vetroso ha anche il vantaggio di proteggere l'alluminio da eventuali fenomeni di corrosione.

L'utilizzo di una o più di queste soluzioni ha portato alla produzione di circuiti integrati più affidabili e ciò è stato possibile grazie alla giusta combinazione tra scelta di precise composizioni delle lega di alluminio e controllo della microstruttura delle tracce conduttive.

E' comunque sempre possibile una stima della vita di un dispositivo, una volta nota la tecnologia con cui sono state realizzate le metallizzazioni. Il tempo medio di vita (mean time before failure, MTBF) di un conduttore soggetto all'elettromigrazione può essere messo in relazione con la densità di corrente J e l'energia di attivazione E_a nel modo seguente:

$$MTBF \sim \frac{1}{J^2} \exp\left(\frac{E_a}{kT}\right) \quad (2.3.1)$$

dove per alluminio depositato, il valore di E_a vale circa 0,5-0,7 eV.

Si può infine osservare come nelle ultime generazioni di circuiti integrati il fenomeno dell'elettromigrazione divenga un problema di primario interesse all'aumentare del fattore di scala. Data la relazione tra la corrente I e parametri geometrici della linea di metallizzazione (si tenga presente la Figura 2.5):

$$J = \frac{I}{A} = \frac{I}{ZH} \quad (2.3.2)$$

e data la proporzionalità tra dimensioni e fattore di scala $F.S.$:

$$Z = \frac{C_1}{F.S.} \quad H = \frac{C_2}{F.S.}$$

$$A = \frac{C_1 C_2}{F.S.^2} \quad (2.3.3)$$

sostituendo la (2.3.3) nella (2.3.2) si può osservare la dipendenza della densità di corrente J dal quadrato del fattore di scala, a parità di corrente I circolante.

Sostituendo invece nella (2.3.1) si verifica come a parità di corrente si abbia l'esaltazione del fenomeno dell'elettromigrazione per effetto della sempre maggior miniaturizzazione dei dispositivi:

$$MTBF \sim \frac{C_1^2 C_2^2}{I^2} \frac{1}{F.S.^4} \exp\left(\frac{E_a}{kT}\right) \quad (2.3.4)$$

Nelle figure seguenti si riportano alcune immagini al SEM degli effetti dovuti alla elettromigrazione.

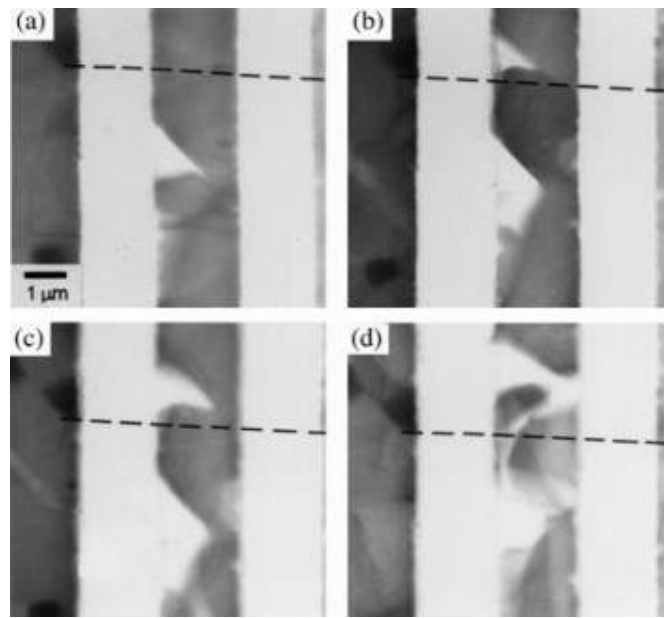


Figura 2.14 - *Micrografia al TEM: sequenze di test in-situ sulla formazione di cavità.*

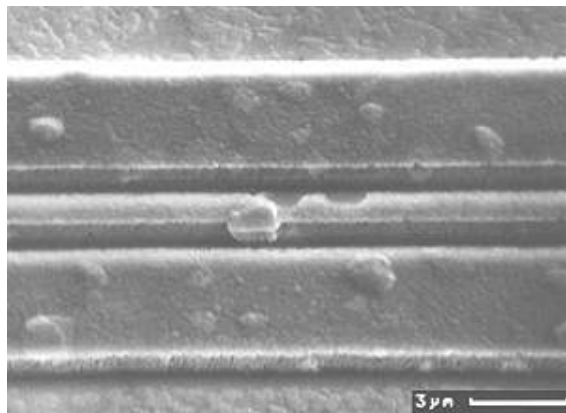


Figura 2.15 - *Micrografia al SEM: cavità ed "hillocks".*

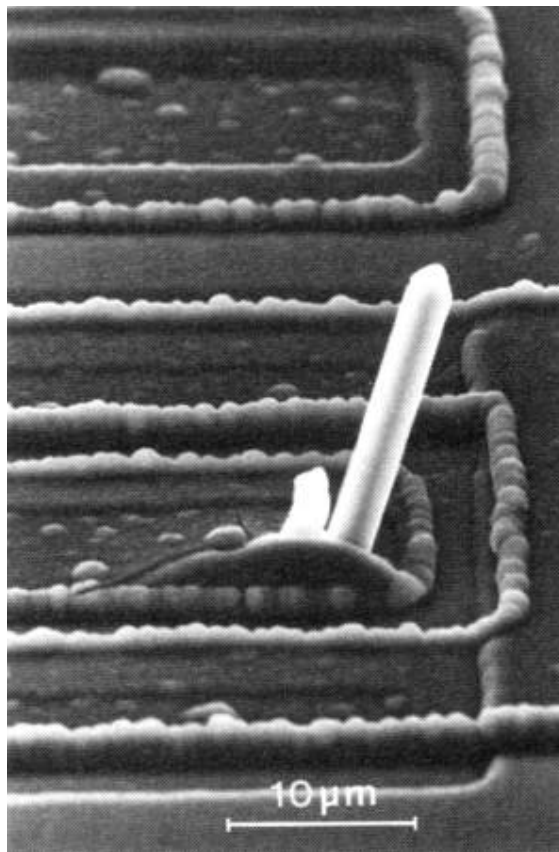


Figura 2.16 - *Micrografia al SEM: protuberanza metallica formatasi in una zona di accumulazione di una traccia conduttiva.*

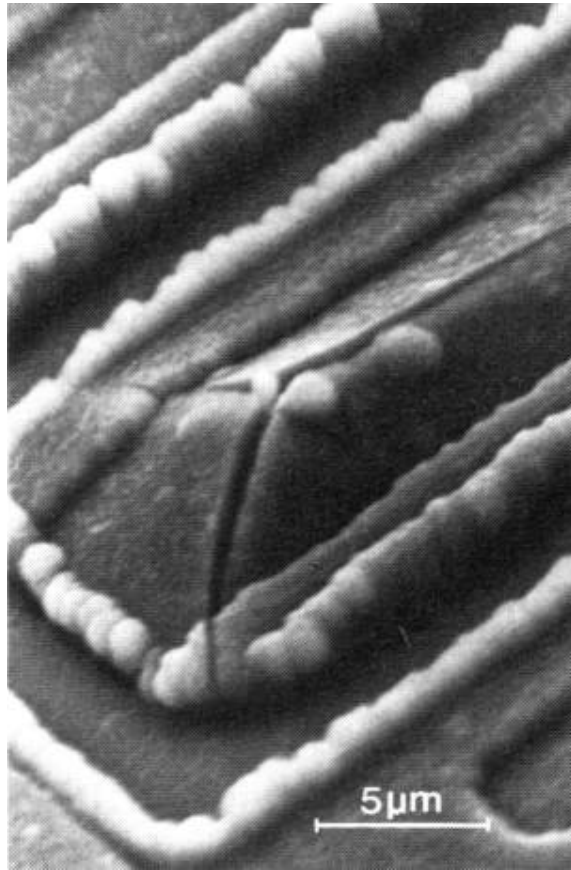


Figura 2.17 - *Micrografia al SEM: frattura nello strato si ossido a seguito della crescita di un "hillock" nello strato di metallizzazione sottostante.*

3 - La Nuova Tecnologia: il Rame.

La tecnologia dei circuiti integrati (IC) ha sempre utilizzato l'alluminio per le metallizzazioni su silicio a causa della sua facilità d'impiego e una limitata resistività. Ma col tempo questa tecnologia si è evoluta ben oltre la frazione di micron, con conseguenti riduzioni delle sezioni delle interconnessioni. Di qui l'aumento della densità di corrente circolante e il predominare del fenomeno dell'elettromigrazione come fattore degradante dell'affidabilità dei circuiti integrati.

Ed entra in gioco il rame. Si è scoperto che piccole quantità di rame aggiunte all'alluminio formavano una lega più resistente alla migrazione, ma non senza conseguenze: tale tecnica incrementa la resistività dell'alluminio ben oltre il valore richiesto dai moderni circuiti integrati.

Dal momento che i circuiti diventano sempre più piccoli e complessi, anche la resistività ha assunto primario interesse.

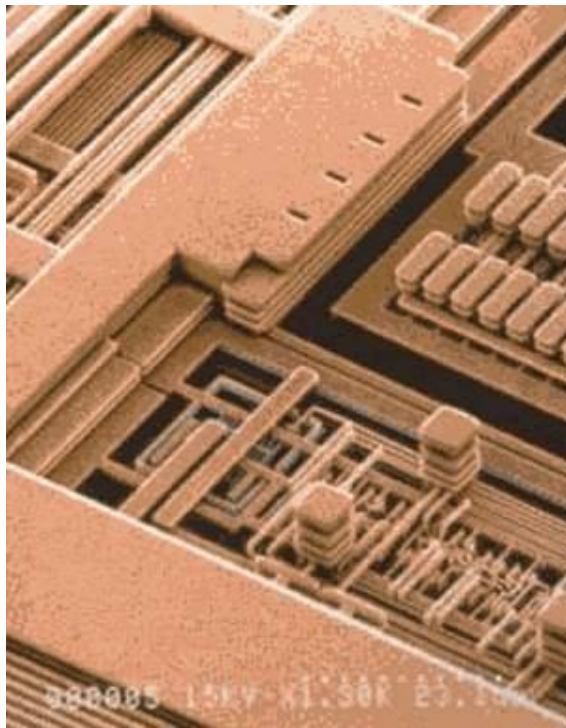


Figura 3.1 - *Interconnessioni realizzate con tecnologia IBM CMOS 7S (Copper Technology).*

3.1 - Alternative all'uso dell'alluminio.

Le possibili alternative sono, in ordine, oro, rame e argento. L'oro è costoso, ha problemi di adesione, ma non si corrode. Tuttavia la sua resistività è pressoché uguale a quella dell'alluminio. L'argento, sicuramente caratterizzato da eccellenti proprietà di resistività, soffre pesantemente di scarsa resistenza alla migrazione, come il rame. Quest'ultimo invece non solo ha una resistività prossima a quella dell'argento, ma beneficia anche di una consolidata infrastruttura di processi e tecnologie derivanti dall'industria del packaging e dei circuiti stampati (PCB: *Printed Circuit Board*).

E' improbabile che qualche altro nuovo materiale possa migliorare ulteriormente le proprietà elettriche delle interconnessioni su silicio. Quando la resistenza all'elettromigrazione del rame diventa limitante, può essere necessaria l'aggiunta di elementi in lega per incrementarla. Ad esempio, una diluita quantità di stagno, che nelle giuste proporzioni forma la lega bronzo, aumenta considerevolmente la resistenza del rame all'elettromigrazione, senza degradare le proprietà di conduzione.

Il ruolo delle interconnessioni nelle prestazioni dei circuiti integrati è diventato sempre più critico con la realizzazione degli attuali dispositivi ad alta densità d'integrazione. Dal momento che i transistor, gli elementi base di un circuito integrato, hanno una loro ben definita velocità, le interconnessioni possono solamente degradare la velocità di risposta di un circuito. L'unica cosa che le metallizzazioni possono incrementare sono, infatti, la resistenza, la capacità e l'induttanza. Non appena i circuiti vengono ridotti a dimensioni sempre più piccole, con conseguente aumento di densità, si ottengono prestazioni peggiori.

Si potrebbe pensare di aumentare le sezioni delle interconnessioni e la loro spaziatura per ridurre rispettivamente la resistenza e la capacità parassita, ma questa soluzione si scontrerebbe con la densità di integrazione richiesta e le massime dimensioni di un dispositivo ammesse dalle attuali tecniche fotolitografiche (dimensione di immagine = 2 x 2 cm). Inoltre è un problema di primario interesse risolvere il problema dell'induttanza associata alle "lunghe" interconnessioni presenti nei chip ad alta velocità (ad esempio nei microprocessori).

3.2 - Il rame come metallo di interconnessione.

Il progetto IBM di utilizzo del rame si è inizialmente rivolto alla tecnologia bipolare dove vi sono circuiti dedicati alla commutazione di correnti. Ne sono un esempio i circuiti ECL basati su un continuo flusso di corrente nei conduttori per ottenere alte velocità. In questo caso, la resistenza delle metallizzazioni è il fattore critico e la resistenza all'elettromigrazione diviene l'aspetto principale. Nella tecnologia attualmente predominante, quella CMOS, il primo problema è la capacità parassita, soprattutto nelle interconnessioni "corte", ma la resistenza diviene il principale fattore limitante delle prestazioni quando cresce il fattore di scaling e quando sono necessari percorsi di interconnessione molto lunghi.

Essenzialmente l'unico vantaggio apportato dal rame alla tecnologia CMOS sembrerebbe un miglioramento in resistività; ma la conseguente possibilità di ridurre le sezioni delle interconnessioni porta anche alla diminuzione delle capacità loro associate.

Nella tecnologia CMOS standard lo spessore delle interconnessioni in alluminio è aumentato nel tempo per compensare l'eccessiva resistenza. Col rame è invece possibile ridurre tale spessore del 40%, pur mantenendo lo stesso valore di resistenza dell'alluminio originario. Un'ulteriore miglioria è la riduzione di capacità dal 22% al 25%. (Si è riscontrato che una forma geometrica rettangolare con proporzioni 1.5/1 tra altezza e larghezza, piuttosto che una sezione quadrata, porta all'ottimale compromesso tra resistenza e capacità).

L'utilizzo del rame ha consentito di migliorare soprattutto le prestazioni dei livelli superiori di interconnessione in quei grossi chip che necessitano di più strati metallici. Sono quelle interconnessioni usualmente utilizzate per la distribuzione delle alimentazioni, per i collegamenti ad alta corrente tra chip e linee di input/output dei packages e nelle reti di distribuzione della frequenza di clock ai vari sottocircuiti.

Una stima globale del passaggio dalla tradizionale tecnologia dell'alluminio a quella del rame indica la possibilità di raddoppio delle densità circuitali e di un progresso generale del 10-20%.

L'elemento isolante tradizionalmente adottato è il biossido di silicio (SiO_2): ha ottime proprietà meccaniche e termiche di cui difficilmente si potrebbe fare a meno ed il fatto che sia compatibile con la tecnologia del rame ha contribuito fortemente al suo sviluppo.

3.3 - La Copper Technology di IBM.

Per utilizzare il rame si sono dovuti risolvere essenzialmente tre problemi: come depositarlo, come imprimere la geometria desiderata e come includerlo.

Con l'alluminio si deposita un film, si definisce la geometria tramite fotoresist e si rimuove il metallo in eccesso tramite attacco chimico. Segue quindi la deposizione di biossido di silicio (isolante) per riempire le cavità tra le linee metalliche. Una volta effettuata la planarizzazione meccanica della superficie (lappatura), il metallo e l'ossido isolante diventano la base per il successivo livello di metallizzazione.

L'alluminio, come noto, forma un ossido autopassivante e resistente alla corrosione.

Il rame differisce molto dall'alluminio. Per prima cosa, il rame non può essere attaccato chimicamente a basse temperature. Si corrode facilmente e in quanto l'ossido è instabile e poco duro. Inoltre è difficile ottenere una buona adesione con gli altri materiali, in parte a causa di un ossido così poco compatto. Tali differenze hanno obbligato ad approntare una tecnologia interamente nuova.

IBM ha inventato e sviluppato il processo Damascene, dove i passaggi per la definizione delle metallizzazioni sono praticamente rovesciati: invece di imprimere la geometria della metallizzazione con le tecniche litografiche tradizionali, viene sagomato in neg attivo l'ossido di isolamento mediante la creazione di solchi. Questi ultimi vengono riempiti con il metallo e l'intera superficie viene poi lappata con i consueti metodi chimico - meccanici (CMP: *Chemical - Mechanical Polishing*).

Come poi si è rivelato, lo stesso processo funziona bene anche con il rame e ciò è facilitato dal fatto che la lappatura del rame è più semplice di quella dell'alluminio o del tungsteno (utilizzato in alcuni processi Damascene per la produzione di memorie DRAM).

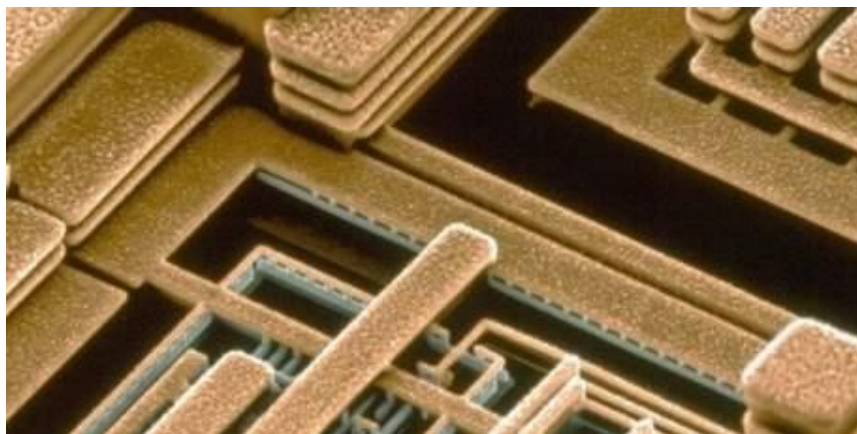


Figura 3.2 - Esempio di interconnessioni su sei livelli (IBM PowerPC 740/750™).

Il primo problema è stato trovare un buon metodo per la deposizione. Le tecniche di evaporazione e di *sputtering* adottate per l'alluminio non hanno dato buoni risultati col rame ed il riempimento dei solchi praticati nell'ossido è stato tutt'altro che ottimale: il rame aderisce alle pareti, ma poi coalesce alla sommità del solco producendo così cavità che aggravano il fenomeno dell'elettromigrazione. L'elettroplaccatura si è quindi rivelata la soluzione migliore. Poiché la placcatura implica l'immersione in una soluzione piuttosto che la deposizione in una camera ad alto vuoto ed è noto che la contaminazione è la causa predominante di difetti nella fabbricazione dei semiconduttori, l'idea di utilizzare questa tecnica è sembrata a molti rivoluzionaria. Forse anche perché risulta poco intuitivo che un bagno di placcatura possa essere più pulito del vuoto. Per esempio, non vi è carica elettrostatica che possa attrarre polvere ed inoltre è possibile controllare elettrochimicamente gli ioni che migrano sul wafer di silicio. Nel vuoto, invece, il mezzo è un plasma di particelle cariche ed il wafer è polarizzato in modo da poter attrarre il metallo da depositare. Tuttavia il campo elettrico applicato attrae anche gli eventuali contaminanti.

Il rame così depositato ha dimostrato di possedere una resistenza all'elettromigrazione eccezionalmente alta così come una migliore compattezza; inoltre il processo è risultato molto veloce ed economico e si è imposto in sostituzione della più affermata tecnica CVD (*Chemical Vapour Deposition*). Alcune misure effettuate dai laboratori IBM hanno messo in luce che nelle interconnessioni così realizzate non erano presenti difetti riscontrabili, come vuoti o interruzioni circuitali.

Un altro punto importante per ottenere il successo della tecnologia del rame è stata la soluzione dei problemi di contaminazione.

Il rame ha una mobilità superiore all'alluminio e diffonde più facilmente attraverso l'ossido di isolamento e il silicio stesso, più di quasi qualsiasi altro metallo. Inoltre il percorso diffusivo non è molto lungo, dal momento che le aree attive (transistor) sono realizzati sulla superficie del wafer e sono sufficienti le più piccole contaminazioni di rame per degradare le proprietà dei transistor. La presenza poi di campi elettrici durante il normale funzionamento di un circuito integrato non possono che accelerare i processi di diffusione nell'ossido di silicio, come pure la normale presenza di OH o H₂O. Di qui l'importanza che ha assunto la ricerca di materiali che costituiscano un'efficace barriera alla diffusione del rame.

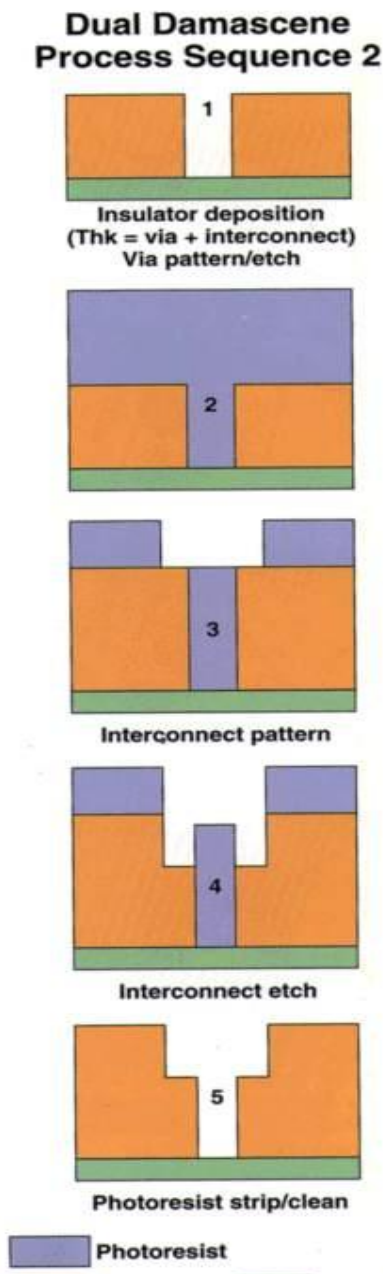
Nel processo Damascene, un materiale di barriera può essere depositato prima del rame sulle tre superfici che costituiscono i solchi delle interconnessioni. E tale barriera deve essere necessariamente un metallo, in quanto deve garantire il contatto elettrico con il circuito sottostante. Per questo motivo il nitrato di silicio è stato utilizzato come eccellente barriera di diffusione.

Si è visto come l'introduzione del rame come metallo di interconnessione abbia richiesto l'adozione di nuove soluzioni tecnologiche e questo consentirà di spingere a più alti livelli di integrazione. Si prevede che la tecnologia basata sul rame sarà necessaria allorché si raggiungerà la soglia dei 0,15-0,13 micron (attualmente 0,2 – 0,18 micron), ma questa innovazione necessiterà della revisione delle regole di design dei circuiti integrati e di nuove specifiche per la misura e il monitoraggio delle deposizioni in rame.

4 - Appendice A: il processo Dual Damascene.

Il processo Dual Damascene è probabilmente il metodo con cui le interconnessioni verranno realizzate in futuro. Il processo Damascene prevede la realizzazione di linee di interconnessione mediante la creazione prima di solchi o canali in uno strato dielettrico planare ed il loro riempimento poi con metallo. Nel processo Dual Damascene vi è la presenza di un secondo strato là dove una serie di fori (per esempio contatti o *via* sono attaccati chimicamente e riempiti in aggiunta al solco. Dopo la deposizione, il metallo e l'isolante sono planarizzati con una lappatura chimico - meccanica (CMP).

Il vantaggio principale del processo Damascene è che elimina la necessità di rimuovere il metallo con attacco chimico. E questo è un aspetto importante dal momento che i processi industriali si stanno evolvendo dall'alluminio al rame, essendo il rame difficile da rimuovere. Un secondo vantaggio è che esclude la fase di riempimento di vacanze di materiale isolante. La rimozione del metallo ed il riempimento dei vuoti sono visti come due grossi obiettivi nella corsa alla miniaturizzazione. Un altro vantaggio è che il metodo Damascene aggira alcuni problemi associati alle tolleranze litografiche, permettendo di raggiungere più alte densità di interconnessione.



Oltre al passaggio al rame, vi è anche l'interesse ad utilizzare materiali con una bassa costante dielettrica (k). La sfida è che potrebbe essere difficile e rischioso tentare tutti e tre questi cambiamenti su larga scala – passaggio al rame, processo Dual Damascene ed isolanti a bassa k – e tutti allo stesso tempo. Per minimizzare il rischio di insuccesso è auspicabile che le ditte produttrici seguano una strada più cauta, implementando solamente uno o due dei principali cambiamenti alla volta. Ci si chiede quindi quale innovazione effettuare per prima.

Si sono evidenziate nella figura seguente le sequenze di fabbricazione nel processo Dual Damascene.

L'approccio più vecchio e forse il più ovvio è l'attacco chimico e la creazione di solchi dopo la deposizione del materiale dielettrico. Segue poi l'applicazione di uno spesso strato di fotoresist. La geometria per le *via* viene impressionata, sviluppata ed infine realizzata con attacco chimico dell'ossido fino al substrato. Questo processo è difficilmente applicabile a livello industriale perché è complesso sviluppare un foro profondo (*via*) in uno spesso strato di fotoresist, oppure praticare chimicamente un foro ancor più profondo per raggiungere l'ossido sottostante. Inoltre, a causa delle esigenze di allineamento delle maschere litografiche, occorre avere dei solchi più larghi delle *via*.

Una sequenza di processo alternativa, quella rappresentata in figura, crea prima le *via* [1] e quindi i solchi [2-4]. Ciò consente di evitare il problema delle *via* profonde ritrovato nella sequenza prima esposta. Questo processo presenta due problematiche di primario interesse. Primo, il fatto che dal momento che non viene usato alcun "etch stop", la creazione del solco deve essere arrestata da qualche parte nel mezzo dello strato di ossido. Ciò richiede un buon controllo sulla velocità di attacco ed una buona uniformità su tutto il wafer e tra wafer diversi. Secondo, può essere difficile rimuovere tutto il fotoresist ed il residuo di fotoresist nelle *via* [5].

Una terza possibilità, leggermente più complessa, utilizza un sottilissimo strato di nitruro di silicio che funge da maschera. Lo strato, che potrebbe essere dello spessore di 250 Å, viene depositato sopra il dielettrico e poi viene impressa la geometria del foro necessaria per creare la *via*. Un secondo strato di dielettrico viene quindi depositato sopra il nitruro di silicio. Segue il processo litografico per definire i solchi e l'attacco chimico che partendo dallo strato di ossido superiore si arresta sullo strato di nitruro. L'azione chimica continua tuttavia attraverso il foro nel nitruro formando così la *via*. Come passo conclusivo il solco e la *via* vengono metallizzati. Il vantaggio principale di questa sequenza è che c'è un solo attacco chimico ed una sola deposizione metallica.

Il processo Dual Damascene sarà probabilmente la scelta migliore per realizzare le interconnessioni in rame. Tuttavia questo processo può già da subito essere sviluppato industrialmente per migliorare l'attuale tecnologia dell'alluminio.

5 - Bibliografia.

- Christofer R. M. Grovenor – *Microelectronic Materials* – Adam Hilger, Bristol, 1989, pagg. 239-278.
- Richard C. Jaeger – *Introduction to Microelectronic Fabrication* – Addison-Wesley, New York, 1990, pagg. 131-151.
- James W. Mayer – S.S. Lau – *Electronic Materials Science: For Integrated Circuits in Si and GaAs* - Macmillan, New York, 1990, pagg. 276-287, 323-329.
- Simon M. Sze – *Dispositivi a Semiconduttore* - Hoepli, Milano, 1991, pagg. 455-461.
- Ning Tu – Mayer - Feldman – *Electronic Thin Film Science For Electrical Engineers and Materials Scientists* - Macmillan, New York, 1992, pagg.355-367, 382-384.
- A.Christou – *Electromigration & Electronic Device Degradation* – Hwiley Interscience, New York, 1994.
- *Semiconductor International* – Cahner Publ., Febbraio 1998, supplemento pag. 5: "Making the Move to Dual Damascene Processing".
- *Elettronica Oggi N.262* – Gruppo Editoriale Jackson, Milano, 15 Ottobre 1998, pag. 28: "Il chip al rame è ormai una realtà".
- Articoli n.999, 1007, 1010, 1011, 1018, 1021, 1026, 1037 di EE-Times e TechWeb presso <http://www.eetimes.com> e <http://www.techweb.com>.
- <http://www.chips.ibm.com>

6 - Indice delle figure.

Figura 2.1 - *Caratteristiche I-V. (a) contatto ohmico ideale; (b) contatto rettificante; (c) contatto reale "ohmico" non lineare.*

Figura 2.2 - *Tre possibili soluzioni di contatto alluminio - silicio.*

Figura 2.3 - *Diagramma di fase alluminio - silicio.*

Figura 2.4 - *Diffusione di silicio in un film di alluminio. (b) profilo di concentrazione; (c) grafico dei coefficienti di diffusione*

Figura 2.5 - *Diffusione di silicio nelle metallizzazioni di alluminio.*

Figura 2.6 - *Spiking dei contatti Al-Si.*

Figura 2.7 - *Schema delle reazioni che si possono presentare all'interfaccia Al -Si.*

Figura 2.8 - *Immagini al SEM: (a) esempio di spikes formati sotto un contatto Al -Si a seguito di invecchiamento; (b) isole epitassiali di tipo p precipitate sulla superficie del wafer; la geometria replica la morfologia dei bordi grano del film di alluminio; (c) grossi precipitati di tipo p a seguito di invecchiamento di contatti Al 1%Si.*

Figura 2.9 - *Struttura delle metallizzazioni in un dispositivo MOSFET.*

Figura 2.10 - *Ciclo di accelerazione dell'elettromigrazione.*

Figura 2.11 - *Zone in cui si possono verificare divergenze di flusso: (a) punti tripli negli strati conduttori; (b) variazioni di sezione; (c) contatti bimetallici; (d) presenza di difetti.*

Figura 2.12 - *Microstrutture di un normale film policristallino e di uno a "bambù".*

Figura 2.13 - *Comparazione dei tempi di vita di diverse metallizzazioni in lega di alluminio. Le misure sono state effettuate nelle medesime condizioni.*

Figura 2.14 - *Micrografia al TEM: sequenze di test in-situ sulla formazione di cavità.*

Figura 2.15 - *Micrografia al SEM: cavità ed "hillocks".*

Figura 2.16 - *Micrografia al SEM: protuberanza metallica formata in una zona di accumulazione di una traccia conduttiva.*

Figura 2.17 - *Micrografia al SEM: frattura nello strato di ossido a seguito della crescita di un "hillock" nello strato di metallizzazione sottostante.*

Figura 3.1 - *Interconnessioni realizzate con tecnologia IBM CMOS 7S (Copper Technology).*

Figura 3.2 - *Esempio di interconnessioni su sei livelli (IBM PowerPC 740/750).*